

ELECTROLUMINESCENCE DISPLAY AND DRIVING METHOD FOR THE SAME

Publication number: JP2002196721

Publication date: 2002-07-12

Inventor: ASANO SHIN

Applicant: SONY CORP

Classification:

- International: H05B33/08; G09G3/20; G09G3/30; H01L51/50;
H05B33/14; H05B33/02; G09G3/20; G09G3/30;
H01L51/50; H05B33/14; (IPC1-7): G09G3/30;
G09G3/20; H05B33/08; H05B33/14

- european:

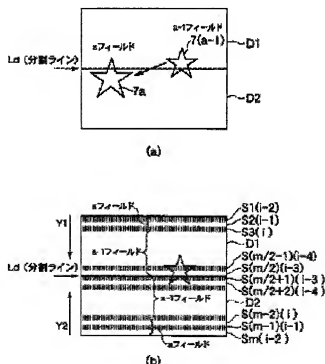
Application number: JP20000393167 20001225

Priority number(s): JP20000393167 20001225

Report a data error here

Abstract of JP2002196721

PROBLEM TO BE SOLVED: To provide an EL display of a divided driving system capable of displaying high-quality images free of distorted displays at all times in correspondence to an increase of the number of divisions of the displays. **SOLUTION:** The organic EL display is divided to the first display D1 of scanning lines S1 to S (m/2) and the second display D2 of scanning lines S (m/2+1) to Sm and is subjected to scanning in synchronism with each other in an arrow Y1 direction in the first display D1 and to scanning of the scanning line S (m/2) adjacent to the division line Ld and scanning of the scanning line (m/2+1) at the same time. Even if the organic EL elements are increased for the purpose of making high-accuracy display, the deterioration in the operation of the EL elements and the fluctuation in the operation of control circuits are prevented and the writing time of pixel data is sufficiently maintained. The image disturbance in the boundary position between the first display D1 and the second display D2 and the display distortion of the animation images near the division line are prevented and the high-quality image display over the entire surface of the display is assured at all times.



(51) Int. Cl. ⁷	識別記号	F I	テマコード [*] (参考)
G09G 3/30		G09G 3/30	J 3K007
3/20	622	3/20	L 5C080
	642		642 B
H05B 33/08		H05B 33/08	
33/14		33/14	A
		審査請求	未請求 請求項の数10 O L (全16頁)

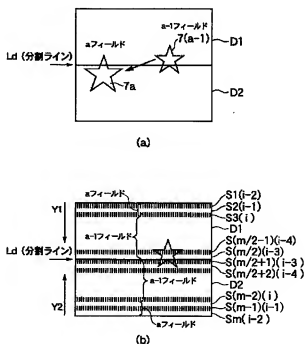
(21) 出願番号	特願2000-393167 (P 2000-393167)	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成12年12月25日 (2000.12.25)	(72) 発明者	浅野 慎 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(74) 代理人	100090527 弁理士 館野 千恵子
		F ターム (参考)	3K007 AB17 BA06 DA01 DB03 EB00 GA02 GA04 5C080 AA06 BB05 CC06 DD05 DD06 EE28 FF13 JJ01 JJ02 JJ04

(54) 【発明の名称】 エレクトロルミネッセンス・ディスプレイとその駆動方法

(57) 【要約】

【課題】 ディスプレイの分割数の増加に対応して、常に歪み表示のない高品質の画像表示が可能な分割駆動方式のELディスプレイを提供する。

【解決手段】 有機ELディスプレイが走査線S1～S(m/2)の第1ディスプレイD1と走査線S(m/2+1)～Smの第2ディスプレイD2とに分割され、第1ディスプレイD1で矢印Y1方向に、第2ディスプレイD2では矢印Y2方向に、互いに同期走査が行われ、分割ラインLdに隣接する走査線S(m/2)と走査線S(m/2+1)の走査が同時刻に行われ、高精度表示を行うために、有機EL素子を増加させても、EL素子の動作劣化や制御回路の動作変動を防止し、画素データの書込時間を十分に保持し、第1ディスプレイD1と第2ディスプレイD2の境界位置での画像乱れや分割ライン近傍での動画像の表示歪みを防止して、常にディスプレイ全面にわたって高品質の画像表示を行うことが可能になる。



【特許請求の範囲】

【請求項1】 行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にエレクトロルミネッセンス素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられるエレクトロルミネッセンス・ディスプレイの駆動方法であり、

異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して隣接して配置されるエレクトロルミネッセンス素子の発光が、ほぼ同一時刻に、或いは連続した時刻に行われるように、前記走査線の選択走査と前記信号線によるデータの書込との制御を行う第1の制御ステップを有することを特徴とするエレクトロルミネッセンス・ディスプレイの駆動方法。

【請求項2】 行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にエレクトロルミネッセンス素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられるエレクトロルミネッセンス・ディスプレイの駆動方法であり、

異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して隣接して配置されるエレクトロルミネッセンス素子の発光と、同一信号線に接続され、各区分ディスプレイ領域において隣接して配列されるエレクトロルミネッセンス素子の発光とが、各区分ディスプレイ領域において、ほぼ同一の時間関係で行われるように、前記走査線の選択走査と前記信号線によるデータの書込との制御を行う第2の制御ステップを有することを特徴とするエレクトロルミネッセンス・ディスプレイの駆動方法。

【請求項3】 行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にエレクトロルミネッセンス素子がそれぞれ配置され、各区分ディスプレイ領域の複数の組が、前記走査線の配列方向に、分割ラインを挟んで互いに隣接して配設されるエレクトロルミネッセンス・ディスプレイの駆動方法であり、

前記各区分ディスプレイ領域に対して、前記走査線の選択走査を同一方向に行う選択走査ステップと、前記分割ラインを挟んで配設される区分ディスプレイ領域に対して、前記分割ラインに選択走査方向で隣接する区分ディスプレイ領域では、該区分ディスプレイ領域に前記分割ラインを挟んで対向配置される区分ディスプレイ領域から1フィールド遅れた画像データの書込を行う書込制御ステップとを有することを特徴とするエレクトロルミネッセンス・ディスプレイの駆動方法。

【請求項4】 請求項3記載のエレクトロルミネッセンス・ディスプレイの駆動方法に対して、

前記分割ラインを挟む走査線位置の画素データの書込動作時に、垂直ブランキング期間の影響を受けないように、前記走査線の選択走査と前記信号線によるデータの書込とのタイミングを設定するタイミング設定ステップをさらに有することを特徴とするエレクトロルミネッセンス・ディスプレイの駆動方法。

【請求項5】 行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にエレクトロルミネッセンス素子がそれぞれ配置される区分ディスプレイ領域の複数の組が、前記走査線の配列方向に、分割ライン位置で互いに隣接して配設されるエレクトロルミネッセンス・ディスプレイの駆動方法であり、

前記分割ラインを挟んで互いに隣接配設される区分ディスプレイ領域に対して、前記走査線の選択走査を、前記分割ラインを挟む走査線、それぞれ走査の同一時刻の起点として互いに離れる方向に行うか、或いは、前記走査線の選択走査を、前記分割ラインを挟む走査線をそれぞれ走査の同一時刻の終点として、互いに近付き同一時刻に前記終点に達するように行う走査制御ステップを有することを特徴とするエレクトロルミネッセンス・ディスプレイの駆動方法。

【請求項6】 行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にエレクトロルミネッセンス素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられたエレクトロルミネッセンス・ディスプレイであり、

異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して隣接して配置されるエレクトロルミネッセンス素子の発光が、ほぼ同一時刻に、或いは連続した時刻に行われるように、前記走査線の選択走査と前記信号線によるデータの書込との制御を行う第1の制御手段を有することを特徴とするエレクトロルミネッセンス・ディスプレイ。

【請求項7】 行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にエレクトロルミネッセンス素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられたエレクトロルミネッセンス・ディスプレイであり、

異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して隣接して配置されるエレクトロルミネッセンス素子の発光と、同一信号線に接続され、各区分ディスプレイ領域において隣接して配列されるエレクトロルミネッセンス素子の発光とが、各区分ディスプレイ領域において、ほぼ同一の時間関係で行われるように、前記走査線の選択走査と前記信号線によるデータの書込と

の制御を行う第2の制御手段を有することを特徴とするエレクトロルミネッセンス・ディスプレイ。

【請求項8】 行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にエレクトロルミネッセンス素子がそれぞれ配置される区分ディスプレイ領域の複数組が、前記走査線の配列方向に、分割ラインを挟んで互いに隣接して配設されるエレクトロルミネッセンス・ディスプレイであり、前記各区分ディスプレイ領域に対して、前記走査線の選択走査を同一方向に行う選択走査手段と、前記分割ラインを挟んで配設される区分ディスプレイ領域に対して、前記分割ラインに選択走査方向で隣接して配置される走査線では、該走査線に前記分割ラインを挟んで対向配置される走査線から1フィールド遅れた画像データの書込を行う書込制御手段とを有することを特徴とするエレクトロルミネッセンス・ディスプレイ。

【請求項9】 請求項8記載のエレクトロルミネッセンス・ディスプレイに対して、前記分割ラインを挟む走査線位置の画素データの書込動作前に、垂直ブランキング期間の影響を受けないように、前記走査線の選択走査と前記信号線によるデータの書込とのタイミングを設定するタイミング設定手段をさらに有することを特徴とするエレクトロルミネッセンス・ディスプレイ。

【請求項10】 行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にエレクトロルミネッセンス素子がそれぞれ配置される区分ディスプレイ領域の複数組が、前記走査線の配列方向に、分割ライン位置で互いに隣接して配設されるエレクトロルミネッセンス・ディスプレイであり、前記分割ラインを挟んで互いに隣接配設される区分ディスプレイ領域に対して、前記走査線の選択走査を、前記分割ラインを挟む走査線を、それぞれ走査の同一時刻の起点として互いに離れる方向に行うか、或いは、前記走査線の選択走査を、前記分割ラインを挟む走査線をそれぞれ走査の同一時刻の終点として、互いに近付き同一時刻に前記終点に達するように行う走査制御手段を有することを特徴とするエレクトロルミネッセンス・ディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はE L (Electro Luminescence; エレクトロルミネッセンス; 電場発光) ディスプレイとその駆動方法に関する。

【0002】

【従来の技術】E L 材を挟持した電極に駆動電圧を印加

$$L_{panel} = L_{pix} \cdot D$$

$$= L_{pix} / m$$

【0006】 (1) 式から明らかなように、有機E Lディスプレイの最大輝度を一定に保持したままで、 m を増

することにより、励起状態とされたE L 材の発光中心物質が基底状態に戻る時に発光するE L を利用して発光を行わせるE L ディスプレイは、画像表示を行う電子ディスプレイとして、従来から利用されているF A (Factor y Automation) 機器や金融端末器などの分野のみならず、近年では、高精度で大表示容量の表示が可能という特長を生かすことにより、ワークステーション分野での利用も進められている。この種のE L ディスプレイには、バインダ中にE L 材を分散させ、スクリーン印刷法で表示パターンを形成する分散型E L ディスプレイと、発光中心物質を添加した母体材をE L 材として、電極で挟持した多層薄膜構造の薄膜E L ディスプレイとがあるが、分散型E L ディスプレイは、電圧-輝度特性の立ち上がりの急峻性が不十分で、マトリクス駆動には不向きなもので、主としてバックライトの平面光源として利用されることが多い。

【0003】ところで、マトリクス駆動に使用される薄膜E L ディスプレイのE L 材としては、従来はZnSなどの無機E L 材が使用されていたが、十分な輝度の発光に必要な駆動電圧が200V程度と比較的高く、全体の小型化構成に際して難点があり、近年では各種の有機E L 材を使用する薄膜E L ディスプレイの開発が進められている。この種の薄膜有機E L ディスプレイでは、10V以下の駆動で、数100〜数1000cd/m²の輝度が得られるので、今後のワークステーション分野での利用に大きな期待が持たれている。

【0004】ところで、有機E L ディスプレイには、単純マトリクス形とアクティブマトリクス形とがあるが、単純マトリクス形の有機ディスプレイは、図9に示するような構成となっていて、スクアンドライバ2によって選択走査される走査線S i (i=1〜m)と、データドライバ1によって、画素データの書込が行われる信号線D j (j=1〜n)とがマトリクス状に配設され、走査線S i と信号線D j との交点位置に、 $m \times n$ 個の有機E L 素子E L 11〜E L m nが対応して配列されている。この単純マトリクス形の有機ディスプレイでは、画素データの書込は通常線順次で行われ、1本の走査線S i が選択されると、選択される走査線S i に対してn本の信号線D j より画素データが書込まれ、画素データが書込まれている期間、有機E L 素子E L i j の発光が行われる。この場合、一個の有機E L 素子E L i j が発光する期間は、1フィールドの1/m、発光のデューティ比Dは $D=1/m$ となり、有機E L 素子E L i j の瞬時最大発光輝度をL p i x、有機E L ディスプレイの最大輝度をL p a n e l とすると次式の関係が得られる。

【0005】

$$\cdot \cdot (1)$$

加して有機E L ディスプレイの高精度表示を図ると、各有機E L 素子E L i j の瞬時最大発光輝度L p i xを増

加することが必要になる。

【0007】また、単純マトリクス形の有機ディスプレイにおいて、フィールド書換周波数を f_{Hz} として線順

$$Tw1 = 1 / (f \cdot m)$$

【0009】(2)式から明らかなように、 m を増加し有機ELディスプレイの高精度表示を図ると、画素データの書込時間が減少して十分な発光輝度が得られないことがある。

【0010】以上に説明したように、 m を増加して有機ELディスプレイの高精度表示を行おうとする場合に、
10 各有機EL素子 EL_{ij} の瞬時最大発光輝度 L_{pix} の増加のために、各有機EL素子 EL_{ij} において発光輝度と比例関係にある電流を増加させると、発熱によってEL素子の動作が劣化したり、配線抵抗による電圧降下で制御回路の動作に変動が生じたり、画素データの書込時間の減少で十分な発光輝度が得られなくなることがある。

【0011】この問題を解決するために、図10に示すように、有機ELディスプレイを分割して各有機EL素子 EL_{ij} を分割駆動する方法が利用されている。この方式では、信号線を配設方向において、上側データドライバ1aから画素データが供給される上側信号線 D_{iu} ($i=1 \sim n$) と、下側データドライバ1bから画素データが供給される下側信号線 D_{il} ($i=1 \sim n$) とに二分割し、走査線を上側スキンドライバ2aで選択走

$$L_{panelk} = L_{pix} \cdot D$$

$$= L_{pix} \cdot k / m$$

【0014】(3)式から明らかなように、有機ELディスプレイを k 分割すると、有機EL素子 EL_{ij} に必要な最大発光輝度は、分割を行わない場合に比して $1/k$ に低下させることができる。

【0015】この分割駆動方式の単純マトリクス形有機ELディスプレイの画像表示動作を、図11を参照して説明すると、この場合、有機ELディスプレイは、同図(a)に示すように、分割ライン d を挟んで第1ディスプレイD1と第2ディスプレイD2とに分割されている。このように、二分割された有機ELディスプレイに表示される画像には、図11(a)に示すように、 $a-1$ フィールドで表示されるスター図形7(a-1)が、 a フィールドではスター図形7(a)となるように、分割線 d 位置で移動する移動画像が含まれているものとする。

【0016】ところで、或る時刻 i に a フィールドを、第1ディスプレイD1では走査線 S_3 が、第2ディスプレイでは、走査線 $S(m/2+3)$ が並行して選択されている場合に、選択されている走査線を、図11(b)に示すように、 $S_3(i)$ ($S(m/2+3)$) (i) と表示することになると、時刻 $i-4$ から時刻 i の期間において、分割駆動方式の単純マトリクス形有機ELディスプレイで、選択されている走査線は図11(b)に示す

次書込を行う場合の各有機EL素子 EL_{ij} への画素データの書込時間は(2)式で表される。

【0008】

$$\cdot \cdot (2)$$

査される上側信号線 S_i ($i=1 \sim m/2$) と、下側スキンドライバ2bで選択走査される下側走査線 S_i ($i=m/2+1 \sim m$) とに組み分けることによって、有機ELディスプレイを第1ディスプレイD1と第2ディスプレイD2とに二分している。そして、第1ディスプレイD1において、マトリクス状に配設される信号線 $D_{1u} \sim D_{nu}$ と走査線 $S_{1 \sim m/2}$ との交点位置に、有機EL素子 $EL_{11} \sim EL(m/2)n$ が配列され、第2ディスプレイD2において、マトリクス状に配設される信号線 D_{il} ($i=1 \sim n$) と走査線 $S_{m/2+1 \sim m}$ との交点位置に、有機EL素子 $EL(m/2+1) \sim ELmn$ が配列されている。

【0012】この分割駆動方式単純マトリクス形有機ELディスプレイによると、第1ディスプレイD1と第2ディスプレイD2とに、時間的に並行して画素データを
20 書込むことが可能になり、一般的に k 分割した場合のデュティ比 D_k は、 $D_k = k/m$ となり、有機ELディスプレイの最大輝度を L_{panelk} として次式が成立する。

【0013】

$$\cdot \cdot (3)$$

ようになる。ここで、分割ライン d 近傍の走査線に注目すると、時刻 $i-3$ に分割ライン d の直上の走査線 $S(m/2)(i-3)$ が選択されて $a-1$ フィールドの画像の書込が行われ、有機EL素子 $EL(m/2) \sim EL(m/2)n$ が発光し、直後の時刻 $i-2$ に、分割ライン d の直下の走査線 $S(m/2+1)(i-2)$ が選択され、 a フィールドの画像の書込が行われ、有機EL素子 $EL(m/2+1) \sim EL(m/2+1)n$ が発光する。このようにして、分割ライン d を挟んで隣接する有機EL素子間では、連続する時刻の間に、異なるフィールドの画像が表示されることになる。

【0017】一般に、人間は視覚でとらえた光を、数 ms の時間積分して画像の認識をすると言われており、例えば、フィールド書換周波数を $60Hz$ とすると、1フィールドに要する時間は約 $17ms$ となり、これは人間の視覚の時間分解能とほぼ同程度でや長い時間となる。従って、前述の分割駆動方式の単純マトリクス形有機ELディスプレイでは、第1ディスプレイと第2ディスプレイとを、同一方向に走査した場合、分割ライン d を挟む領域では、 $a-1$ フィールドから a フィールドへの動画像の移動は、スムーズに認識できず、画像歪みにより表示画質が低下することがある。

【0018】因みに従来フラットパネルディスプレイと

して一般的に利用されている液晶ディスプレイでは、液晶材の応答速度が10数msec以上と比較的遅いため、液晶材の応答速度に起因する動画面ばけの現象が観測され、分割ラインの近傍での動画面歪みは大きな問題とはならないが、有機ELディスプレイでは、前述のように応答速度がnsecオーダーと速いために、分割ライン位置で動画像が不連続に認識され、発生する表示画像の歪みが画像品質の低下に結び付くことで問題が生じる。

【0019】次に、アクティブマトリクス形の有機ELディスプレイについて説明すると、アクティブマトリクス形の有機ELディスプレイは、図12に示すような構成となっていて、スクアンドライバ2によって選択走査される走査線Si(i=1~m)と、データドライバ1によって、画素データの書込が行われる信号線Dj(j=1~n)とがマトリクス状に配設され、走査線Siと信号線Djとの交点位置に、mn個の画素部pixijが対応して配列されている。画素部pixijは、駆動トランジスタTr1、スイッチングトランジスタTr2、保持容量Cs及び有機EL素子ELからなり、走査線SiによってスイッチングトランジスタTr2が選択

$$Tw1 = 1 / (f \cdot m)$$

【0022】

$$Tw2 = 1 / (f \cdot m \cdot n')$$

【0023】(4)式及び(5)式から明らかなように、高精度表示を行うためにmを増加すると、画素データの書込時間即ち保持容量Csの充電時間が減少し、十分に画素データの書込が行えなくなることがある。一方、有機EL素子の輝度は、有機EL素子に流れる電流に比例するので、高精度の階調表示を行うためには、画素データを電流に対応させて書込を行うのが望ましいが、0近傍の小さな階調の画素データを電流で書込む場合、極めて高インピーダンスとなり長い書込時間が必要であり、この面からも保持容量Csの充電時間を長くすることが必要である。

【0024】この問題を解決するために、アクティブマトリクス形の有機ELディスプレイでも、図13に示すように、信号線を配設方向において、上側データドライバ1aから画素データが供給される上側信号線D1u(i=1~n)と、下側データドライバ1bから画素データが供給される下側信号線D1l(i=1~n)とに二分割し、走査線を上側スクアンドライバ2aで選択走査される上側信号線Si(i=1~m/2)と、下側スクアンドライバ2bで選択走査される下側走査線Si(i=m/2+1~m)とに組み分けることによって、有機ELディスプレイを第1ディスプレイD1と第2ディスプレイD2とに二分することが行われている。そして、第1ディスプレイD1において、マトリクス状に配設される信号線D1u~Dnuと走査線S1~Sm/2との交点位置に、画素部pix11~pix(m/2)nが配列され、第2ディスプレイD2において、マトリ

された画素部pixijには、信号線Djより電圧信号が保持容量Csに書込まれる。この場合、走査線Siが非選択状態になった後も、保持容量Csに保持される電荷に基づき、駆動トランジスタTr1とスイッチングトランジスタTr2には電流が流れ、さらに有機EL素子ELに電流が流れて、1フィールドにわたって有機EL素子ELが発光するので、単純マトリクス形の有機ELディスプレイの場合とは異なり、走査線数が増加しても、有機ELディスプレイの最大輝度が減少することはない。

【0020】この場合、フィールド書換周波数をfHzとし、線順次書込を行うものとすると、1画素部pixijへの画素データの書込時間Tw1は(4)式で表され、点順次書込によつて、1H期間でn'の画素データを書込む際の書込時間Tw2は(5)式で表される。なお、(4)式及び(5)式に示す書込時間は、すでに説明した単純マトリクスの有機ELディスプレイにも、そのまま採用して適用可能である。

【0021】

$$\dots (4)$$

$$\dots (5)$$

ク状に配設される信号線Dil(i=1~n)と走査線Sm/2+1~Smとの交点位置に、画素部pix(m/2+1)~pixmnが配列されている。

【0025】この分割方式のアクティブマトリクス形有機ELディスプレイによる1画素部pixijへの画素データの書込時間は、線順次書込と点順次書込の場合について、すでに説明したようにそれぞれ(4)式(5)式に示すようになり、分割駆動方式を採用することにより画素データの書込時間を増加させることができる。このことは、単純マトリクス形有機ELディスプレイに対しても同様である。

【0026】ここで、分割駆動方式アクティブマトリクス形有機ELディスプレイの画像表示動作を、図14を参照して説明すると、分割ラインldを挟んで第1ディスプレイD1と第2ディスプレイD2とに分割される有機ELディスプレイに表示される画像に、図14(a)に示すように、a-1フィールドで表示されるスター図形7(a-1)が、aフィールドではスター図形7(a)となるように、分割線ld位置で移動する移動画像が含まれているものとする。

【0027】或る時刻iにaフィールドを、第1ディスプレイD1では走査線S3が、第2ディスプレイでは、走査線S(m/2+3)が並行して選択されている場合に、アクティブマトリクス形では、単純マトリクス形の場合とは異なり、1フィールドにわたって同一の画像表示が行われる。従って、分割ラインldの直上及び直下の走査線を考えると、或るタイミングで、分割ラインL

d直下の走査線S ($m/2+1$) ($i-2$) が選択され、対応する画素部によりaフィールドの画像の表示が開始する。このaフィールドの画像の表示から、1フィールド期間後より1H期間前に、分割ラインL dの直上の走査線S ($m/2$) ($i-3$) が選択され、対応する画素部によってaフィールドの画像表示が開始する。しかし、1H期間後は、分割ラインL d直下の走査線S ($m/2+1$) ($i-2$) が再び選択され、対応する画素部がa+1フィールドの画像の表示を開始する。従って、この場合には、分割ラインL dを挟んで隣接する画素部間では、殆ど1フィールドの期間にわたって、異なるフィールドの画像が画素部の発光によって表示される。このために、分割ラインL dの近傍で動画が不連続に認識され、発生する表示画像の歪みが画像品質の低下に結び付くという問題が生じる。

【0028】

【発明が解決しようとする課題】前述したように、E Lディスプレイにおいて、高精度表示を行うために走査線数mを増加させ、より多数のE L素子を発光させようとする場合の画素データの書込時間の短縮による画素データの不完全な書込を防ぐために、分割駆動方式を採用すると、画素データの書込時間が延長され、十分な画素データの書込が可能になるが、分割駆動方式のE Lディスプレイの分割ラインの近傍で、動画の不連続認識により表示画像が歪み画像品質が低下するという問題が発生する。

【0029】本発明は、前述したような分割駆動方式のE Lディスプレイの画像表示動作の現状に鑑みてなされたものであり、その第1の目的は、ディスプレイの分割数の増加に対応して、分割ディスプレイの境界位置での表示画像の乱れのない高品質の画像表示が可能な分割駆動方式のE Lディスプレイの駆動方法を提供することにある。また、本発明の第2の目的は、ディスプレイの分割数の増加に対応して、分割ディスプレイの境界位置での表示画像の乱れのない高品質の画像表示が可能な分割駆動方式のE Lディスプレイを提供することにある。

【0030】

【課題を解決するための手段】前記第1の目的を達成するために、請求項1記載の発明は、行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にE L素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられるE Lディスプレイの駆動方法であり、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して隣接して配置されるE L素子の発光が、ほぼ同一時刻に、或いは連続した時刻に行われるように、前記走査線の選択走査と前記信号線によるデータの書込との制御を行う第1の制御ステップを有することを特徴とするものである。

【0031】同様に前記第1の目的を達成するために、請求項2記載の発明は、行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にE L素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられるE Lディスプレイの駆動方法であり、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して隣接して配置されるE L素子の発光と、同一信号線に接続され、各区分ディスプレイ領域において隣接して配列されるE L素子の発光とが、各区分ディスプレイ領域において、ほぼ同一の時間間隔で行われるように、前記走査線の選択走査と前記信号線によるデータの書込との制御を行う第2の制御ステップを有することを特徴とするものである。

【0032】同様に前記第1の目的を達成するために、請求項3記載の発明は、行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にE L素子がそれぞれ配置される区分ディスプレイ領域の数組が、前記走査線の配列方向に、分割ラインを挟んで互いに隣接して配設されるE Lディスプレイの駆動方法であり、前記各区分ディスプレイ領域に対して、前記走査線の選択走査を同一方向に行う選択走査ステップと、前記分割ラインを挟んで配設される区分ディスプレイ領域に対して、前記分割ラインに選択走査方向で隣接する区分ディスプレイ領域では、該区分ディスプレイ領域に前記分割ラインを挟んで対向配置される区分ディスプレイ領域から1フィールド遅れた画像データの書込を行う書込制御ステップとを有することを特徴とするものである。

【0033】同様に前記第1の目的を達成するために、請求項4記載の発明は、請求項3記載のE Lディスプレイの駆動方法に対して、前記分割ラインを挟む走査線位置の画素データの書込動作時に、垂直ブランキング期間の影響を受けないように、前記走査線の選択走査と前記信号線によるデータの書込とのタイミングを設定するタイミング設定ステップをさらに有することを特徴とするものである。

【0034】同様に前記第1の目的を達成するために、請求項5記載の発明は、行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にE L素子がそれぞれ配置される区分ディスプレイ領域の数組が、前記走査線の配列方向に、分割ライン位置で互いに隣接して配設されるE Lディスプレイの駆動方法であり、前記分割ラインを挟んで互いに隣接配設される区分ディスプレイ領域に対して、前記走査線の選択走査を、前記分割ラインを挟む走査線と、それぞれ走査の同一時刻の起点として互いに離れる方向に行うか、或いは、前記走査線の選択走査を、前記分割ラインを挟む走査線とそれぞれ走査の同一時刻の終点とし

て、互いに近付き同一時刻に前記終点に達するように行う走査制御ステップを有することを特徴とするものである。

【0035】前記第2の目的を達成するために、請求項6記載の発明は、行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にE.L素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられたE.Lディスプレイであり、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して隣接して配置されるE.L素子の発光が、ほぼ同一時刻に、或いは連続した時刻に行われるように、前記走査線の選択走査と前記信号線によるデータの書込との制御を行う第1の制御手段を有することを特徴とするものである。

【0036】このような手段によると、第1の制御手段によって、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して配置されるE.L素子の発光が、ほぼ同一時刻に、或いは連続した時刻に行われるように、走査線の選択走査と信号線によるデータの書込との制御が行われるので、E.L素子を増加させて高精度表示を行わせる場合に、E.L素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイ領域の境界位置での画像乱れのない高品質の画像形成が行われる。

【0037】同様に前記第2の目的を達成するために、請求項7記載の発明は、行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にE.L素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられたE.Lディスプレイであり、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して隣接して配置されるE.L素子の発光と、同一信号線に接続され、各区分ディスプレイ領域において隣接して配列されるE.L素子の発光とが、各区分ディスプレイ領域において、ほぼ同一の時間関係で行われるように、前記走査線の選択走査と前記信号線によるデータの書込との制御を行う第2の制御手段を有することを特徴とするものである。

【0038】このような手段によると、第2の制御手段によって、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して配置されるE.L素子の発光と、同一信号線に接続され、各区分ディスプレイ領域において隣接して配列されるE.L素子の発光とが、各区分ディスプレイ領域において、ほぼ同一の時間関係で行われるように、走査線の選択走査と信号線によるデータの書込との制御が行われ、E.L素子を増加させて高精度表示を行わせる場合に、E.L素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保

持して、区分ディスプレイ領域の境界位置での画像乱れのない高品質の画像形成が行われる。

【0039】同様に前記第2の目的を達成するために、請求項8記載の発明は、行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にE.L素子がそれぞれ配置される区分ディスプレイ領域の複数組が、前記走査線と配列方向に、分割ラインを挟んで互いに隣接して配設されるE.Lディスプレイであり、前記各区分ディスプレイ領域に対して、前記走査線の選択走査を同一方向に行う選択走査手段と、前記分割ラインを挟んで配設される区分ディスプレイ領域に対して、前記分割ラインに選択走査方向で隣接して配置される走査線では、該走査線に前記分割ラインを挟んで対向配置される走査線から1フィールド遅れた画像データの書込を行う書込制御手段とを有することを特徴とするものである。

【0040】このような手段によると、書込制御手段によって、分割ラインを挟んで配設される区分ディスプレイ領域に対して、分割ラインに選択走査方向で隣接する区分ディスプレイ領域では、該区分ディスプレイ領域に分割ラインを挟んで対向配置される区分ディスプレイ領域から1フィールド遅れた画像データの書込が行われ、E.L素子を増加させて高精度表示を行わせる場合に、E.L素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイ領域の境界位置での画像乱れのない高品質の画像形成を行うことが可能になると共に、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画画像の表示歪みの発生が完全に防止され、常にディスプレイ全面にわたって高品質の画像表示が行われる。

【0041】同様に前記第2の目的を達成するために、請求項9記載の発明は、請求項8記載の発明に対して、前記分割ラインを挟む走査線位置の画素データの書込動作時に、垂直ブランキング期間の影響を受けないように、前記走査線の選択走査と前記信号線によるデータの書込とのタイミングを設定するタイミング設定手段をさらに有することを特徴とするものである。

【0042】このような手段によると、請求項8記載の発明での作用に加えて、タイミング設定手段によって、走査線の選択走査と信号線によるデータの書込とのタイミングが、タイミング分割ラインを挟む走査線位置の画素データの書込動作時に垂直ブランキング期間の影響を受けないように設定され、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画画像の表示歪みの発生が完全に防止され、より高品質の画像表示が行われる。

【0043】同様に前記第2の目的を達成するために、請求項10記載の発明は、行方向の走査線と列方向の信号線とがマトリクス状に配列され、前記走査線と前記信号線の交点位置にE.L素子がそれぞれ配置される区分デ

イスブレイ領域の複数組が、前記走査線の配列方向に、分割ライン位置で互いに隣接して配設されるＥＬディスプレイであり、前記分割ラインを挟んで互いに隣接配設される区分ディスプレイ領域に対して、前記走査線の選択走査を、前記分割ラインを挟む走査線を、それぞれ走査の同一時刻の起点として互いに離れる方向に行うか、或いは、前記走査線の選択走査を、前記分割ラインを挟む走査線をそれぞれ走査の同一時刻の終点として、互いに近付き同一時刻に前記終点に達するように行う走査制御手段を有することを特徴とするものである。

【 0044 】このような手段によれば、走査制御手段によって、分割ラインを挟んで互いに隣接配設される区分ディスプレイ領域に対して、走査線の選択走査を、分割ラインを挟む走査線を、それぞれ走査の同一時刻の起点として互いに離れる方向に行うか、或いは、走査線の選択走査を、分割ラインを挟む走査線をそれぞれ走査の同一時刻の終点として、互いに近付き同一時刻に終点に達するように行われる。このために、ＥＬ素子を増加させて高精度表示を行わせる場合に、ＥＬ素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイ領域の境界位置での画像乱れのない高品質の画像形成が行われると共に、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画画像の表示歪みの発生が完全に防止され、常にディスプレイ全面にわたって高品質の画像表示が行われる。

【 0045 】

【発明の実施の形態】以下に本発明を、ＥＬディスプレイに係る実施の形態に基づいて説明する。

【第 1 の実施の形態】本発明の第 1 の実施の形態を、図 1 及び図 2 を参照して説明する。図 1 は本実施の形態の全体構成を示す説明図、図 2 は本実施の形態の画像表示動作を示す説明図である。

【 0046 】本実施の形態は、分割駆動方式のアクティブマトリクス形有機ＥＬディスプレイを構成しており、図 1 に示すように、信号線が配設方向において、上側データドライバ 1 a から画素データが供給される上側信号線 $D1u$ ($i=1 \sim n$) と、下側データドライバ 1 b から画素データが供給される下側信号線 $D1l$ ($i=1 \sim n$) とに二分割され、走査線 $S1 \sim Sm$ が、上側スクアンドライバ 2 a で選択走査される上側信号線 $S1$ ($i=1 \sim m/2$) と、下側スクアンドライバ 2 b で選択走査される下側走査線 $S1$ ($i=m/2+1 \sim m$) とに組み分けられて、有機ＥＬディスプレイが第 1 ディスプレイ $D1$ と第 2 ディスプレイ $D2$ に二分割されている。そして、第 1 ディスプレイ $D1$ において、マトリクス状に配設される信号線 $D1u \sim D1n$ と走査線 $S1 \sim Sm/2$ の交点位置に、画素部 $p1x11 \sim p1x(m/2)n$ が配列され、第 2 ディスプレイ $D2$ において、マトリクス状に配設される信号線 $D1l$ ($i=1 \sim n$) と

走査線 $Sm/2+1 \sim Sm$ との交点位置に、画素部 $p1x(m/2+1) \sim p1xmn$ が配列されている。

【 0047 】ところで、本実施の形態の図示せぬ CPU には、第 1 ディスプレイ $D1$ では、上側スクアンドライバ 2 a により、図 2 (b) に矢印 Y1 で示すように、走査線 $S1$ から走査線 $S(m/2)$ 方向に走査が行われ、第 2 ディスプレイ $D2$ では、下側スクアンドライバ 2 b により、矢印 Y2 で示すように、走査線 Sm から走査線 $S(m/2+1)$ 方向に走査が行われ、上側スクアンドライバ 2 a の走査と下側スクアンドライバ 2 b の走査とは同期して行われ、走査線 $S1$ 、 Sm の選択時間が一致し、走査線 $S(m/2)$ 、 $S(m/2+1)$ の選択時間が一致するように走査を制御する分割ライン終点走査制御手段が設けられている。

【 0048 】本実施の形態では、分割ライン終点走査制御手段によって、図 2 (b) に示すように、第 1 ディスプレイ $D1$ では、矢印 Y1 の走査線 $S1$ から走査線 $S(m/2)$ 方向に、第 2 ディスプレイ $D2$ では、矢印 Y2 の走査線 Sm から走査線 $S(m/2+1)$ 方向に走査が行われる。或る時刻 i に a フィールドの画像の書込を行っている時、第 1 ディスプレイでは、走査線 $S3$

(1) より走査逆方向の上部領域で $a-1$ フィールドの画像が表示され、走査線 $S3$ (1) より走査方向の下部領域で $a-1$ フィールドの画像が表示される。一方、第 2 ディスプレイ $D2$ では、走査線 $S(m-2)$ (1) より走査方向の上部領域で $a-1$ フィールドの画像が表示され、走査線 $S(m-2)$ (1) より走査逆方向の下部領域で a フィールドの画像が表示される。そして、第 1 ディスプレイ $D1$ において、分割ライン Ld に隣接する走査線 $S(m/2)$ の走査と、第 2 ディスプレイ $D2$ において、分割ライン Ld に隣接する走査線 $S(m/2+1)$ の走査とは、同時刻 $i-3$ に動画画像の歪みの発生なしに行われる。

【 0049 】このようにして、本実施の形態によると、有機ＥＬディスプレイが、上側スクアンドライバ 2 a と上側データドライバ 1 a で発光駆動される走査線 $S1 \sim S(m/2)$ 領域の第 1 ディスプレイ $D1$ と、下側スクアンドライバ 2 b と下側データドライバ 1 b で発光駆動される走査線 $S(m/2+1) \sim Sm$ 領域の第 2 ディスプレイ $D2$ とに分割され、分割ライン終点走査制御手段によって、第 1 ディスプレイ $D1$ では、走査線 $S1$ から走査線 $S(m/2)$ 方向に、第 2 ディスプレイ $D2$ では、走査線 Sm から走査線 $S(m/2+1)$ 方向に、互いに同期した走査が行われ、第 1 ディスプレイ $D1$ において、分割ライン Ld に隣接する走査線 $S(m/2)$ の走査と、第 2 ディスプレイ $D2$ において、分割ライン Ld に隣接する走査線 $S(m/2+1)$ の走査とは同時刻 $i-3$ に行われ、ＥＬディスプレイの発光制御が行われる。

【 0050 】このために、有機ＥＬ素子を増加させて高

精度表示を行わせる場合に、区分ディスプレイ領域数に対応して、発熱による有機ＥＬ素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して高品質の画像形成を行うことが可能になると共に、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画画像の表示歪みの発生が完全に防止され、常にディスプレイ全面にわたって高品質の画像表示を行うことが可能になる。

【0051】第２の実施の形態】本発明の第２の実施の形態を、図３を参照し、さらに、図１を流用して説明する。図３は本実施の形態の画像表示動作を示す説明図である。

【0052】本実施の形態では、ＣＰＵに分割ライン起点走査制御手段が設けられており、この分割ライン起点走査制御手段は、第１ディスプレイＤ１では、上側スキャンドライバ２ａにより、走査線Ｓ(ｍ／２)から走査線Ｓ１方向に走査を行い、第２ディスプレイＤ２では、下側スキャンドライバ２ｂにより、走査線Ｓ(ｍ／２＋１)から走査線Ｓｍ方向に走査を行い、上側スキャンドライバ２ａの走査と下側スキャンドライバ２ｂの走査とを同期して行い、走査線Ｓ(ｍ／２)、Ｓ(ｍ／２＋１)の選択走査時間が一致し、走査線Ｓ１、Ｓｍの選択走査時間が一致するように走査を制御する機能を有している。本実施の形態のその他の部分の構成は、すでに説明した第１の実施の形態と同一なので、重複する説明は行わない。

【0053】本実施の形態では、或る時刻ｉにａフィールドの画像の書込を行っている時、第１ディスプレイでは、走査線Ｓ３(ｉ)より走査方向の上部領域でａ－１フィールドの画像が表示され、走査線Ｓ３(ｉ)より走査逆方向の下部領域でａフィールドの画像が表示される。一方、第２ディスプレイＤ２では、走査線Ｓ(ｍ－２)(ｉ)より走査方向の下部領域でａ－１フィールドの画像が表示され、走査線Ｓ(ｍ－２)(ｉ)より走査逆方向の上部領域でａフィールドの画像が表示される。そして、第１ディスプレイＤ１において、分割ラインＬｄに隣接する走査線Ｓ(ｍ／２)の走査と、第２ディスプレイＤ２において、分割ラインＬｄに隣接する走査線Ｓ(ｍ／２＋１)の走査とは、同時刻ｉ＋３に動画画像の歪み発生なく行われる。

【0054】このようにして、本実施の形態によると、分割ライン起点走査制御手段によって、第１ディスプレイＤ１では、走査線Ｓ(ｍ／２)から走査線Ｓ１方向に、第２ディスプレイＤ２では、走査線Ｓ(ｍ／２＋１)から走査線Ｓｍ方向に、互いに同期した走査が行われ、第１ディスプレイＤ１において、分割ラインＬｄに隣接する走査線Ｓ(ｍ／２)の走査と、第２ディスプレイＤ２において、分割ラインＬｄに隣接する走査線Ｓ(ｍ／２＋１)の走査とは、同時刻ｉ＋３に行われ、ＥＬディスプレイが発光制御される。

【0055】このために、有機ＥＬ素子を増加させて高精度表示を行わせる場合に、発熱による有機ＥＬ素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して高品質の画像形成を行うことが可能になると共に、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画画像の表示歪みの発生が完全に防止され、常にディスプレイ全面にわたって高品質の画像表示を行うことが可能になる。

【0056】第３の実施の形態】本発明の第３の実施の形態を図４を参照して説明する。図４は本実施の形態の画像表示動作を示す説明図である。

【0057】本実施の形態では、有機ＥＬディスプレイが、分割ラインＬｄ１、Ｌｄ２を挟んで、走査線Ｓ１～Ｓ(ｍ／３)の領域の第１ディスプレイＤ１、走査線Ｓ(ｍ／３＋１)～Ｓ(２ｍ／３)の領域の第２ディスプレイＤ２、走査線Ｓ(２ｍ／３＋１)～Ｓｍの領域の第３ディスプレイＤ３に三分割されており、第１ディスプレイＤ１～第３ディスプレイＤ３には、走査線を選択走査するデータドライバとそれぞれ接続されている。そして、ＣＰＵには分割ライン起点・終点走査制御手段が設けられ、この分割ライン起点・終点走査制御手段によって、第１ディスプレイＤ１では、図４に矢印Ｙ１で示すように、走査線Ｓ１から走査線Ｓ(ｍ／３)方向に走査が行われ、第２ディスプレイＤ２では、図４に矢印Ｙ２で示すように、走査線Ｓ(２ｍ／３)から走査線Ｓ(ｍ／３＋１)方向に走査が行われ、第３ディスプレイＤ３では、図４に矢印Ｙ３で示すように、走査線Ｓ(２ｍ／３＋１)から走査線Ｓｍ方向に走査が行われ、第１ディスプレイＤ１～第３ディスプレイＤ３の走査は互いに同期して行われるように構成されている。本実施の形態のその他の部分の構成は、すでに説明した第１の実施の形態と同一なので重複する説明は行わない。

【0058】本実施の形態では、分割ライン起点・終点走査制御手段によって、第１ディスプレイＤ１では、走査線Ｓ１から走査線Ｓ(ｍ／３)方向に、第２ディスプレイＤ２では、走査線Ｓ(２ｍ／３)から走査線Ｓ(ｍ／３＋１)方向に、第３ディスプレイＤ３では、走査線Ｓ(２ｍ／３＋１)から走査線Ｓｍ方向に、互いに同期した走査が行われ、第１ディスプレイＤ１において、分割ラインＬｄ１に隣接する走査線Ｓ(ｍ／３)の選択走査と、第２ディスプレイＤ２において、分割ラインＬｄ１に隣接する走査線Ｓ(ｍ／３＋１)の選択走査とは、同時刻に行われる。同様にして、第２ディスプレイＤ２において、分割ラインＬｄ２に隣接する走査線Ｓ(２ｍ／３)の選択走査と、第３ディスプレイＤ３において、分割ラインＬｄ２に隣接する走査線Ｓ(２ｍ／３＋１)の選択走査とは同時刻に行われる。

【0059】このために、有機ＥＬ素子を増加させて高精度表示を行わせる場合に、発熱による有機ＥＬ素子の

動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して高品質の画像形成を行うことが可能になると共に、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画像の表示歪みの発生が完全に防止され、常にディスプレイ全面にわたって高品質の画像表示を行うことが可能になる。

【0060】第4の実施の形態 本発明の第4の実施の形態を図5及び図6を参照し、さらに、図1を流用して説明する。図5は本実施の形態の画像表示動作を示す説明図、図6は本実施の形態の分割ラインを挟む画像表示動作のタイミングを示す説明図である。本実施の形態では、すでに説明した第1の実施の形態と同様に、ELディスプレイが第1ディスプレイD1と第2ディスプレイD2とに二分割され、図示せぬCPUには走査書込制御手段が設けられ、この走査書込手段は、第1ディスプレイD1では、上側スキャンドライバ2aにより、走査線S1から走査線S(m/2)方向に走査が行われ、第2ディスプレイD2では、下側スキャンドライバ2bにより、走査線S(m/2+1)から走査線Sm方向に走査を行う走査制御機能を有している。さらに、走査書込制御手段は、分割ラインLdを挟んで配設される第1ディスプレイD1と第2ディスプレイD2とに対して、第2ディスプレイD2には、第1ディスプレイD1に対して1フィールド遅れた画像データの書込を行う書込制御機能を有している。本実施の形態のその他の部分の構成は、すでに説明した第1の実施の形態と同一なので、重複する説明は行わない。

【0061】本実施の形態では、走査書込制御手段の制御によって、図5(b)に示すように、或る時刻Iにおいて、第1ディスプレイD1では、走査方向の下部領域にaフィールドの画像が表示され、走査逆方向の上部領域にa+1フィールドの画像が表示され、第2ディスプレイD2では、走査方向の下部領域にa-1フィールドの画像が表示され、走査逆方向の上部領域にaフィールドの画像が表示される。この場合、図6に示すように、分割ラインLdの直上の画素部にaフィールドの画素データが書き込まれると、次の1H期間において、分割ラインLd直下の画素部には、1フィールド分画素データが遅れて供給され、aフィールドの画素データが書込まれるように制御が行われる。このために、分割ラインLd直上の走査ライン及び分割ラインLd直下の走査ラインでの画素データの書込の時間関係は、非分割ディスプレイの場合と同様になり、分割ラインLd近傍での動画像の歪みが防止される。

【0062】従って、本実施の形態によると、有機EL素子を増加させて高精度表示を行わせる場合に、発熱による有機EL素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して高品質の画像形成を行うことが可能になると共に、分割ラインの近傍においての動画像の表示歪みの発生が完全に防

止され、常にディスプレイ全面にわたって高品質の画像表示を行うことが可能になる。

【0063】第5の実施の形態 本発明の第5の実施の形態を図7を参照し、図6を流用して説明する。図7は本実施の形態の分割ラインを挟む画像表示動作のタイミングを示す説明図である。

【0064】すでに説明した第4の実施の形態では、図6に示すように、分割ラインLdの直上の画素部にaフィールドの画素データが書込まれてから、垂直ブランキング期間Tvを挟んで、分割ラインLdの直下の画素部に画素データの書込が行われる。従って、厳密に考えると非分割ディスプレイの駆動時とは、時間的なずれが存在する。

【0065】本実施の形態では、垂直ブランキング期間Tvの影響を受けないように、走査線の走査と信号線の画素データ書込とのタイミングを設定するタイミング設定手段が、CPUに設けられている。本実施の形態のその他の部分の構成は、すでに説明した第4の実施の形態と同一なので、重複する説明は行わない。

20 【0066】本実施の形態では、分割ラインを挟んで配設される第1ディスプレイD1と第2ディスプレイD2とで、走査線の走査と信号線の画素データ書込とのタイミングが、図7に示すように設定されるので、分割ラインの直上下の走査線に対応する画素部の画素データの書込の時間関係に、垂直ブランキング期間Tvが挟まれず、第4の実施の形態の効果に加えて、分割ラインを挟んで、完全に連続して画素データの書込を行うことが可能になる。

【0067】第6の実施の形態 本発明の第6の実施の形態を図8を参照して説明する。図8は本実施の形態の分割ラインを挟む画像表示動作のタイミングを示す説明図である。

【0068】本実施の形態では、すでに説明した第1の実施の形態と同様に、ELディスプレイが第1ディスプレイD1と第2ディスプレイD2とに二分割され、フレーム周波数をfHz、分割されたディスプレイの一つが駆動する走査線数をm/2として、垂直ブランキング期間Tvを考慮せず、1H期間が2/f・mに設定されている。このように、本実施の形態では、ブランキング期間Tvを設けず、最下の走査線と最上の走査線が選択される時の時間関係が、その他の隣接する走査線間の時間関係と同様に設定されているので、第4の実施の形態の効果に加えて、分割ラインを挟んで、完全に連続して画素データの書込を行うことが可能になる。

【0069】なお、以上に説明した各実施の形態においては、EL素子として有機EL素子を使用するアクティブマトリクス方式のELディスプレイを説明したが、本発明はこれらの実施の形態に限定されるものではなく、EL素子として無機EL素子を使用することも可能であり、単純マトリクス方式のELディスプレイとすること

も可能である。

【0070】

【発明の効果】請求項1記載の発明により駆動されるELディスプレイでは、行方向の走査線と列方向の信号線とがマトリクス状に配列され、走査線と信号線の交点位置にEL素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられているが、第1の制御ステップで、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して配置されるEL素子の発光が、ほぼ同一時刻に、或いは連続した時刻に行われるように、走査線の選択走査と信号線によるデータの書込との制御が行われるので、EL素子を増加させて高精度表示を行わせる場合に、EL素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイ領域の境界位置での画像乱れのない高品質の画像形成を行うことが可能になる。

【0071】請求項2記載の発明により駆動されるELディスプレイでは、行方向の走査線と列方向の信号線とがマトリクス状に配列され、走査線と信号線の交点位置にEL素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられているが、第2の制御ステップで、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して配置されるEL素子の発光と、同一信号線に接続され、各区分ディスプレイ領域において隣接して配列されるEL素子の発光とが、各区分ディスプレイ領域において、ほぼ同一の時間関係で行われるように、走査線の選択走査と信号線によるデータの書込との制御が行われるので、EL素子を増加させて高精度表示を行わせる場合に、EL素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイ領域での画像乱れのない高品質の画像形成を行うことが可能になる。

【0072】請求項3記載の発明により駆動されるELディスプレイでは、行方向の走査線と列方向の信号線とがマトリクス状に配列され、走査線と信号線の交点位置にEL素子がそれぞれ配置される区分ディスプレイ領域の複数組が、走査線の配列方向に、分割ラインを挟んで互いに隣接して配設されているが、選択走査ステップで、各区分ディスプレイ領域に対して、走査線の選択走査が同一方向に行われ、書込制御ステップで、分割ラインを挟んで配設される区分ディスプレイ領域に対して、分割ラインに選択走査方向で隣接する区分ディスプレイ領域では、該区分ディスプレイ領域に分割ラインを挟んで対向配置される区分ディスプレイ領域から1フィールド遅れた画像データの書込が行われる。このために、EL素子を増加させて高精度表示を行わせる場合に、EL

素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイ領域の境界位置での画像乱れのない高品質の画像形成を行うことが可能になると共に、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画像の表示歪みの発生が完全に防止され、常にディスプレイ全面にわたって高品質の画像表示を行うことが可能になる。

【0073】請求項4記載の発明によると、請求項3記載の発明での効果に加えて、タイミング設定ステップで、走査線の選択走査と信号線によるデータの書込とのタイミングが、タイミング分割ラインを挟む走査線位置の画素データの書込動作時に垂直ブランキング期間の影響を受けないように設定されるので、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画像の表示歪みの発生を完全に防止して、より高品質の画像表示を行うことが可能になる。

【0074】請求項5記載の発明により駆動されるELディスプレイでは、行方向の走査線と列方向の信号線とがマトリクス状に配列され、走査線と信号線の交点位置にEL素子がそれぞれ配置される区分ディスプレイ領域の複数組が、走査線の配列方向に、分割ライン位置で互いに隣接して配設されているが、走査制御ステップで、分割ラインを挟んで互いに隣接配設される区分ディスプレイ領域に対して、走査線の選択走査を、分割ラインを挟む走査線を、それぞれ走査の同一時刻の起点として互いに離れる方向に行うか、或いは、走査線の選択走査を、分割ラインを挟む走査線をそれぞれ走査の同一時刻の終点として、互いに近付き同一時刻に終点とするように行われる。このために、EL素子を増加させて高精度表示を行わせる場合に、EL素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイの境界位置での画像乱れのない高品質の画像形成を行うことが可能になると共に、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画像の表示歪みの発生が完全に防止され、常にディスプレイ全面にわたって高品質の画像表示を行うことが可能になる。

【0075】請求項6記載の発明では、行方向の走査線と列方向の信号線とがマトリクス状に配列され、走査線と信号線の交点位置にEL素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられているが、第1の制御手段によって、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して配置されるEL素子の発光が、ほぼ同一時刻に、或いは連続した時刻に行われるように、走査線の選択走査と信号線によるデータの書込との制御が行われるので、EL素子を増加させて高精度表示を行わせる場合に、EL素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、

区分ディスプレイ領域の境界位置での画像乱れのない高品質の画像形成を行うことが可能になる。

【0076】請求項7記載の発明では、行方向の走査線と列方向の信号線とがマトリクス状に配列され、走査線と信号線の交点位置にE.L素子がそれぞれ配置され、同一列内に異なる信号線にそれぞれ接続され、画素データの書込が、時間的に並行して行われる複数の区分ディスプレイ領域が設けられているが、第2の制御手段によって、異なる信号線に接続され、各区分ディスプレイ領域にそれぞれ対応して配置されるE.L素子の発光と、同一信号線に接続され、各区分ディスプレイ領域において隣接して配列されるE.L素子の発光とが、各区分ディスプレイ領域において、ほぼ同一の時間関係で行われるように、走査線の選択走査と信号線によるデータの書込との制御が行われるので、E.L素子を増加させて高精度表示を行わせる場合に、E.L素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイ領域の境界位置での画像乱れのない高品質の画像形成を行うことが可能になる。

【0077】請求項8記載の発明では、行方向の走査線と列方向の信号線とがマトリクス状に配列され、走査線と信号線の交点位置にE.L素子がそれぞれ配置される区分ディスプレイ領域の複数組が、走査線の配列方向に、分割ラインを挟んで互いに隣接して配設されているが、選択走査手段によって、各区分ディスプレイ領域に対して、走査線の選択走査が同一方向に行われ、書込制御手段によって、分割ラインを挟んで配設される区分ディスプレイ領域に対して、分割ラインに選択走査方向で隣接する区分ディスプレイ領域では、該区分ディスプレイ領域に分割ラインを挟んで対向配置される区分ディスプレイ領域から1フィールド遅れた画像データの書込が行われる。このために、E.L素子を増加させて高精度表示を行わせる場合に、E.L素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイ領域境界位置での画像乱れのない高品質の画像形成を行うことが可能になると共に、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画画像の表示歪みの発生が完全に防止され、常にディスプレイ全面にわたって高品質の画像表示を行うことが可能になる。

【0078】請求項9記載の発明によると、請求項8記載の発明での効果に加えて、タイミング設定手段によって、走査線の選択走査と信号線によるデータの書込とのタイミングが、タイミング分割ラインを挟む走査線位置の画素データの書込動作時に垂直ブランキング期間の影響を受けないように設定されるので、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画画像の表示歪みの発生を完全に防止して、より高品質の画像表示を行うことが可能になる。

【0079】請求項10記載の発明では、行方向の走査

線と列方向の信号線とがマトリクス状に配列され、走査線と信号線の交点位置にE.L素子がそれぞれ配置される区分ディスプレイ領域の複数組が、走査線の配列方向に、分割ライン位置で互いに隣接して配設されているが、走査制御手段によって、分割ラインを挟んで互いに隣接配設される区分ディスプレイ領域に対して、走査線の選択走査を、分割ラインを挟む走査線と、それぞれ走査の同一時刻の起点として互いに離れる方向に行うか、或いは、走査線の選択走査を、分割ラインを挟む走査線をそれぞれ走査の同一時刻の終点として、互いに近付き同一時刻に終点に達するように行われる。このために、E.L素子を増加させて高精度表示を行わせる場合に、E.L素子の動作劣化や制御回路の動作の変動を防止し、画素データの書込時間を十分に保持して、区分ディスプレイ領域の境界位置での画像乱れのない高品質の画像形成を行うことが可能になると共に、分割ラインを挟んで配設される区分ディスプレイ領域の境界での動画画像の表示歪みの発生が完全に防止され、常にディスプレイ全面にわたって高品質の画像表示を行うことが可能になる。

【図面の簡単な説明】
【図1】本発明の第1の実施の形態の全体構成を示す説明図である。

【図2】同実施の形態の画像表示動作を示す説明図である。

【図3】本発明の第2の実施の形態の画像表示動作を示す説明図である。

【図4】本発明の第3の実施の形態の画像表示動作を示す説明図である。

【図5】本発明の第4の実施の形態の画像表示動作を示す説明図である。

【図6】同実施の形態の分割ラインを挟む画像表示動作のタイミングを示す説明図である。

【図7】本発明の第5の実施の形態の分割ラインを挟む画像表示動作のタイミングを示す説明図である。

【図8】本発明の第6の実施の形態の分割ラインを挟む画像表示動作のタイミングを示す説明図である。

【図9】単純マトリクス形有機E.Lディスプレイの構成を示す説明図である。

【図10】分割駆動方式の単純マトリクス形有機E.Lディスプレイの構成を示す説明図である。

【図11】分割駆動方式の単純マトリクス形有機E.Lディスプレイの動作を示す説明図である。

【図12】アクティブマトリクス形有機E.Lディスプレイの構成を示す説明図である。

【図13】分割駆動方式のアクティブマトリクス形有機E.Lディスプレイの構成を示す説明図である。

【図14】分割駆動方式のアクティブマトリクス形有機E.Lディスプレイの動作を示す説明図である。

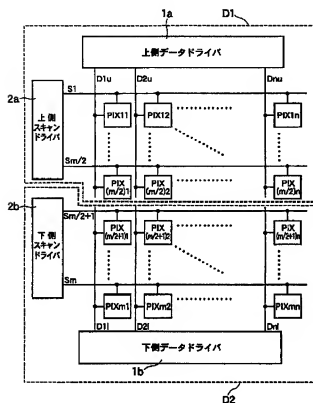
【符号の説明】

1 a · · 上側データドライバ、1 b · · 下側データドラ

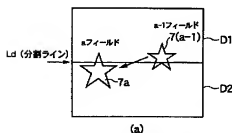
23

イバ、2a・・・上側スキャンドライバ、2b・・・下側スキャンドライバ、pixij・・・画素部、ELIJ・・・有機EL素子、Si・・・走査線、Diu、Dil・・・信

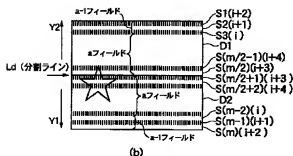
【図1】



【図3】



(a)

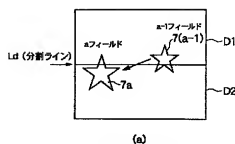


(b)

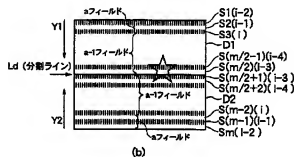
24

号線、i・・・時刻、Ld、Ld1、Ld2・・・分割ライン。

【図2】

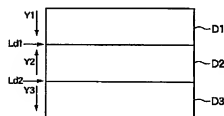


(a)

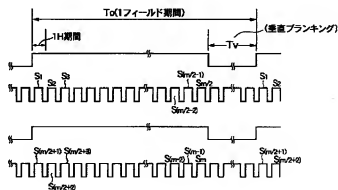


(b)

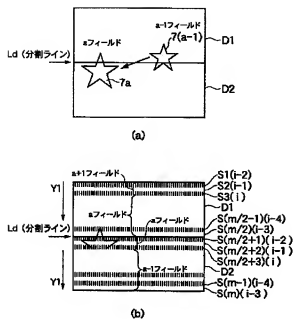
【図4】



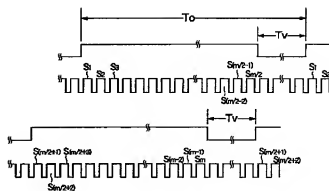
【図6】



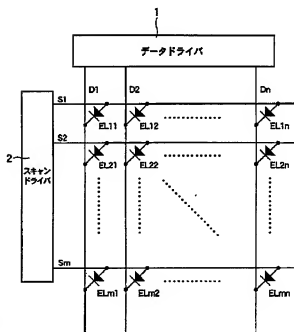
【図 5】



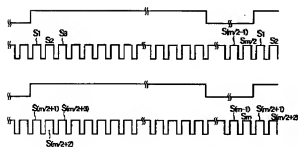
【図 7】



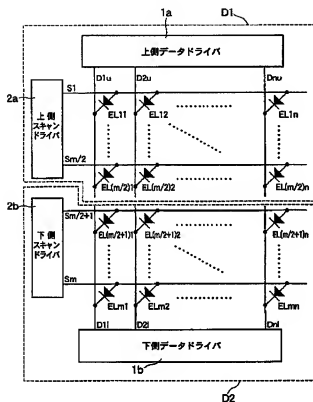
【図 9】



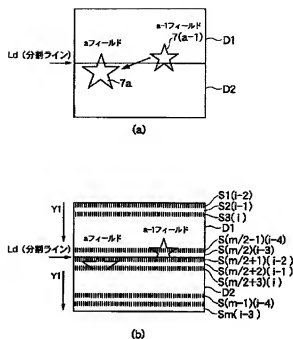
【図 8】



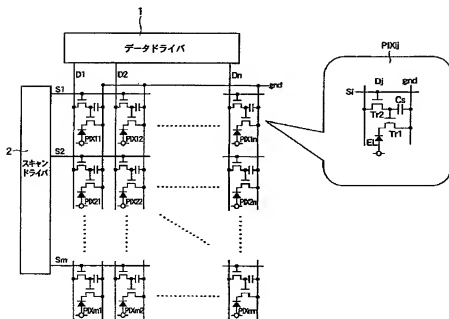
【図 10】



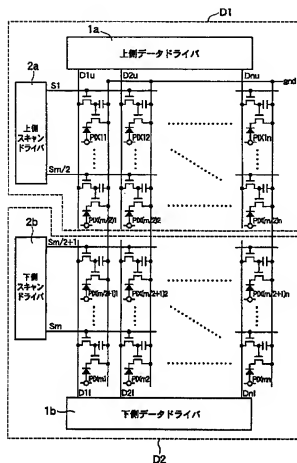
【図 11】



【図 12】



【図 13】



【図 14】

